

13



Europäisches Patentamt
Europ an Patent Office
Office européen des brevets

11 Veröffentlichungsnummer:

0 152 739
A1

12

EUROPÄISCHE PATENTANMELDUNG

21 Anmeldenummer: 85100110.7

51 Int. Cl.: H 02 J 3/42, H 02 H 3/06

22 Anmeldetag: 07.01.85

30 Priorität: 14.02.84 CH 699/84

71 Anmelder: BBC Aktiengesellschaft Brown, Boveri & Cie.,
Haselstrasse, CH-5401 Baden (CH)

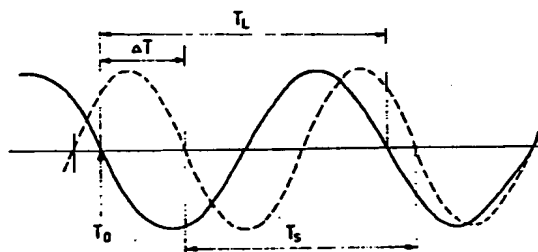
43 Veröffentlichungstag der Anmeldung: 28.08.85
Patentblatt 85/35

64 Benannte Vertragsstaaten: CH DE FR IT LI SE

72 Erfinder: Blahous, Leopold, Dr. Dipl.-Ing., Lindenhof 8,
CH-5430 Wettingen (CH)

64 Verfahren zur Ermittlung des Zeitpunktes der Wiedereinschaltung eines Leistungsschalters und Gerät zur Durchführung dieses Verfahrens.

67 Das Verfahren wird bei einem Leistungsschalter verwendet, welcher nach einem Ausschaltvorgang eine von einer Speisespannungsquelle getrennte, parallel kompenzierte Leitung schnell wieder einschalten soll. Bei der Durchführung des Verfahrens werden die Polaritäten der Speisespannung und einer auf der Leitung verbliebenen Ladung erfaßt und bei der Ermittlung des Wiedereinschaltzeitpunktes berücksichtigt. Um nun bei gleichzeitigem Vorhandensein von Wechselspannungen auf Speise- und Leitungsseite schnell-wiedereinschalten zu können, ohne daß unzulässig hohe Überspannungen auftreten, werden die Periodendauern T_L und T_S von Leitungs- und Speisespannung sowie die Zeitverschiebung ΔT zwischen aufeinanderfolgenden Nulldurchgängen von Leitungs- und Speisespannung bei gleichen Polaritäten dieser Spannung ermittelt und mit Hilfe dieser Größen eine durch den Algorithmus $|nT_L - (\Delta T + mT_S)| \leq (T_L - T_S)/2$ bestimmte Bedingung durch systematisches Abfragen mit natürlichen Zahlen m, n überprüft.



07-01-1984
0152739

15/84

14.2.84

Ka/SC

- 1 -

Verfahren zur Ermittlung des Zeitpunktes
der Wiedereinschaltung eines Leistungsschalters
und Gerät zur Durchführung dieses Verfahrens

Bei der Erfindung wird ausgegangen von einem Verfahren zur Ermittlung des Zeitpunktes der Wiedereinschaltung eines Leistungsschalters nach dem Oberbegriff des Anspruchs 1.

- Mit diesem Oberbegriff nimmt die Erfindung Bezug auf einen
- 5 Stand der Technik wie er in dem Aufsatz "Measures taken to reduce overvoltages when energizing no-load lines" von G. Köppl in Surges in High Voltage Networks; edited by K. Ragaller, Plenum Press New York 1980 beschrieben ist.
 - 10 In elektrischen Netzen mit Speisespannungen grösser oder gleich 362 kV wird die Isolation durch die Schaltungs-
spannungsbeanspruchung bestimmt. Ein sehr kritischer Fall sind die Einschaltüberspannungen während der Schnellwieder-
einschaltung nach erfolgreich unterbrochenen einphasigen
 - 15 Erdkurzschlüssen auf einer Leitung. Bei dreiphasiger Unterbrechung eines solchen einphasigen Kurzschlusses, d.h. wenn alle 3 Pole des Leistungsschalters geöffnet sind, unterbrechen die letztlöschenen zwei Pole der gesunden Phase eine leerlaufende Leitung. Für den Fall unkompen-

sierter Leitungen mit kapazitiven Spannungswandlern wird eine nur sehr langsam sich ändernde Ladung auf der Leitung zurückgelassen. Um bei der Schnellwiedereinschaltung nicht bei Gegenpolarität von Speisespannung und Ladung zu schalten, werden nun bei dem bekannten Verfahren die Polaritäten der Speisespannung und der auf der abgeschalteten Leitung verbliebenen Ladung erfasst und bei Polaritätsgleichheit wiedereingeschaltet. In parallel kompensierten Leitungen bildet die vorgeladene Leitungskapazität mit den Induktivitäten kompensierender Drosseln einen Schwingkreis. Dies bewirkt, dass die Spannung auf der Leitungsseite mit einer durch den Kompensationsgrad bestimmten Eigenfrequenz, die niedriger als die Frequenz der Speisespannung ist, schwingt. Dadurch ist ein Einschalten bei Gegenpolarität von Speise- und Leitungsspannung möglich. Bei einem solchen Einschalten entstehen dann am offenen Leitungsende unzulässig hohe Schaltüberspannungen.

Es ist Aufgabe der Erfindung ein Verfahren der gattungsgemässen Art sowie ein Gerät zur Durchführung dieses Verfahrens anzugeben, welche es ermöglichen, bei Vorhandensein von Wechselspannungen auf Speise- und Leitungsseite einzuschalten, ohne dass unzulässig hohe Schaltüberspannungen auftreten.

Die Aufgabe wird in Verbindung mit den Merkmalen des Oberbegriffs gemäss den kennzeichnenden Merkmalen der Ansprüche 1 und 7 gelöst. Weiterbildungen der Erfindung sind in den Unteransprüchen angegeben.

Mit dem erfindungsgemässen Verfahren sowie dem zur Durchführung dieses Verfahrens vorgesehenen Gerät können Einschaltüberspannungen auf Werte begrenzt werden, welche die Verwendung von Einschaltwiderständen auch in verhältnismässig schwach kompensierten und/oder langen Leitungen entbehrlich machen. Am Leistungsschalter können daher zusätzliche Schaltstrecken für die Einschaltwiderstände

ebenso entfallen wie die notwendige Isolationskoordination zwischen der offenen Leistungsschaltstrecke und der parallel dazu angeordneten Schaltstrecke für die Einschaltwiderstände bei Blitzeinwirkung oder Schaltspannungsbeanspruchung. Eine kostspielige und komplizierte Mechanik für den zeitlich exakt zu staffelnden Bewegungsablauf der Kontakte der Leistungs- und der Widerstandschaltstrecken ist nun ebenso entbehrlich wie der Einsatz von verhältnismässig teurem und empfindlichem keramischem Material für die Einschaltwiderstände.

Nachstehend wird ein Ausführungsbeispiel der Erfindung anhand der Zeichnung dargestellt.

Hierbei zeigt:

15 Fig. 1 ein Prinzipschaltbild einer dreiphasigen, von einem Leistungsschalter unterbrochenen und parallel kompensierten Leitung mit einem einen Pol des Leistungsschalters steuernden erfindungsgemässen Wiedereinschaltgerät,

20 Fig. 2 eine graphische Darstellung der in einem Phasenleiter der Leitung gemäss Fig. 1 wirkenden Leitungsspannung und einer über den Leistungsschalter auf die Leitung schaltbaren Speisespannung in Funktion der Zeit,

25 Fig. 3 eine graphische Darstellung von Leitungs- und Speisespannung ähnlich Fig. 2, aus welcher ersichtlich ist, bei welcher Bedingung Leitungs- und Speisespannung gleiche Polarität haben,

30 Fig. 4 eine Ausführungsform einer im erfindungsgemässen Wiedereinschaltgerät verwendeten Messschaltung, und

Fig. 5 eine Ausführungsform eines der Messschaltung gemäss Fig. 4 nachgeschalteten Rechenwerks des erfindungsgemässen Wiedereinschaltgerätes.

In Fig. 1 bezeichnen L_1 , L_2 und L_3 drei Phasenleiter in
5 an beiden Enden abgeschalteten und z.B. über Drosseln
 D_1 , D_2 und D_3 parallel kompensierten Leitung L. Diese
Drosseln können auch als dreiphasige Einheit ausgeführt
sein. Das linke Ende der Leitung L ist über einen drei-
poligen Leistungsschalter A mit einer dreiphasigen Span-
10 nungsquelle S verbindbar. Beispielsweise kapazitiv wirkende
Messwandler M_{S1} , M_{S2} , und M_{S3} sowie M_{L1} , M_{L2} und M_{L3} liefern
den von den Phasen der Spannungsquelle S abgegebenen Speis-
spannungen proportionale Signale E_{S1} , E_{S2} und E_{S3} sowie
den auf den Phasenleitern L_1 , L_2 und L_3 wirkenden Leiter-
15 spannungen proportionale Signale E_{L1} , E_{L2} und E_{L3} . Di-
von den Messwandlern M_{S1} und M_{L1} abgegebenen Signale E_{S1}
und E_{L1} werden einem Wiedereinschaltgerät W zugeführt,
dessen Ausgang an ein Erregerorgan B eines Pols 1 des
Leistungsschalters A gelegt ist. Das Erregerorgan B wird
20 durch Abgabe eines vom Gerät W erzeugten Wiedereinschalt-
befehls aktiviert und bewirkt sodann das Wiedereinschalten
des Pols 1 des Leistungsschalters A. Die Pole 2 und 3
des Leistungsschalters A werden jeweils durch je ein weite-
res nicht dargestelltes identisches Wiedereinschaltgerät
25 gesteuert.

Die Spannungen auf der Leitung L schwingen nach dem in
Fig. 1 dargestellten Öffnen des Leistungsschalters A
mit einer dominierenden Frequenz, welche niedriger als
die Frequenz der Speisespannung ist. Dies ist dadurch
30 bedingt, dass die durch die Speisequelle S vorgeladene
Kapazität der Leitung L mit den Drosseln D_1 , D_2 und D_3
einen Schwingkreis bildet, welcher beim Öffnen des Lei-
tungsschalters A mit einer durch die Drosseln D_1 , D_2
und D_3 bedingten Eigenfrequenz schwingt. Um nun zu ver-
35 meiden, dass der Leistungsschalter A bei Gegenpolarität
von Speise- und Leitungsspannung schaltet, werden erfin-
dungsgemäss Verfahrensschritte angegeben, welche eine

Wiedereinschaltung bei gleicher Polarität von Speise und Leitungsspannung stets mit grosser Sicherheit ermöglichen. Dies wird anhand der Figuren 2 und 3 erläutert.

- Um ein gesteuertes Wiedereinschalten zu ermöglichen, ist es zunächst notwendig, Leitungs- und Speisespannung pro Phase fortlaufend zu messen. In Fig. 2 sind der zeitliche Verlauf der (durchgezogen gezeichneten) Leitungsspannung und der (gestrichelt gezeichneten) höherfrequenten Speisespannung einer Phase dargestellt. In dieser Figur bedeutet T_0 den Referenzpunkt, von dem aus der Zeitpunkt für eine Wiedereinschaltung bestimmt wird. Der Punkt T_0 ist durch einen Nulldurchgang der Leitungsspannung festgelegt. T_L und T_S bedeuten die zuvor durch Nulldurchgangsmessungen ermittelten Periodendauern von Leitungs- und Speisespannung. Zusätzlich ist noch die Zeit ΔT angegeben, die vom ersten Nulldurchgang der Leitungsspannung zum Zeitpunkt T_0 bis zu demjenigen Nulldurchgang der Speisespannung vergeht, ab dem die Speisespannung gleiche Polarität aufweist wie die Leitungsspannung in der Halbperiode die T_0 folgt.
- Die Speisespannung hat für alle Zeitpunkte $T_n - T_0 = \Delta T + m T_S$ eine Halbwelle gleicher Polarität wie die Leitungsspannung für die folgende Wiedereinschaltbedingung gilt:

$$|nT_L - (\Delta T + mT_S)| \leq \frac{(T_L - T_S)}{2},$$

- wobei $n, m = 1, 2, 3, \dots$

Der Grund hierfür ist folgender:

- Da die Leitungsspannung zur Zeit T_0 mit der gleichen Polarität zu schwingen beginnt wie die Speisespannung zum Zeitpunkt $T_0 + \Delta T$, schwingen beide nach nT_L bzw. mT_S mit der gleichen Polarität. Daher haben sie in der Halbperiode unmittelbar vor dem Nulldurchgang zur Zeit $T_0 + nT_L$

- bzw. $T_0 + mT_S + \Delta T$ gleiche Polarität, wenn $nT_L \gg mT_S + \Delta T$. Dies ist aus Fig. 3 ersichtlich. Ist $nT_L \leq \Delta T + mT_S$ und die Wiedereinschaltbedingung erfüllt, dann haben Speis- und Leitungsspannung gleiche Polarität in der dem Zeitpunkt $T_0 + \Delta T + mT_S$ folgenden Halbperiode der Speisespannung. Die vorgenannte Bedingung sichert dann, dass die höherfrequente Halbwelle der Speisespannung ganz in einer niederfrequenten Halbwelle gleicher Polarität der Leitungsspannung enthalten ist, so dass ein Wiedereinschalten bei gleicher Polarität von Leitungs- und Speisespannung gewährleistet ist.

- Ein Leistungsschalter besitzt jedoch eine mechanische Eigenzeit, die zudem statistisch streut. Es sei fortan mit T_{mech} der Mittelwert der mechanischen Eigenzeit eines Schalterpols bezeichnet. Für einen mechanischen Leistungsschalter muss die vorgenannte Wiedereinschaltbedingung noch um die Bedingung

$$(\Delta T + mT_S) > T_{\text{mech}} + \frac{T_S}{4}$$

- ergänzt werden, wobei vorausgesetzt ist, dass die Eigenzeit T_{el} eines hierbei verwendeten elektronischen Wiedereinschaltgeräts vernachlässigbar ist gegenüber den mechanischen Eigenzeiten des Schalters und den Periodendauern T_L und T_S .

- Für jedes Paar m, n für das die beiden vorstehenden Bedingungen erfüllt sind, bestimmt sich die Zeit da der EIN-Befehl an den Leistungsschalter gegeben wird dann aus

$$t_E = T_0 + (\Delta T + mT_S) - (T_{\text{mech}} + \frac{T_S}{4}), \text{ für } nT_L \gg \Delta T + mT_S$$

$$t_E = T_0 + (\Delta T + mT_S) - T_{\text{mech}} + \frac{T_S}{4}, \text{ für } nT_L \leq \Delta T + mT_S.$$

- Bei Berücksichtigung der Eigenzeit T_{el} des Wiedereinschaltgerätes bestimmt sich diese Zeit dann aus

$$t'_E = T_0 + (\Delta T + mT_S) - (T_{\text{mech}} + \frac{T_S}{4}) - T_{\text{el}}, \text{ für } nT_L \gg \Delta T + mT_S$$

$$t'_E = T_0 + (\Delta T + mT_S) - T_{\text{mech}} + \frac{T_S}{4} - T_{\text{el}}, \text{ für } nT_L \leq \Delta T + mT_S.$$

- Wird ein EIN-Befehl zur Zeit t_E gegeben, so liegt der Mittelwert der Einschaltzeitpunkte im Spannungsmaximum der Speisespannung. Da die Leitungsspannung dann gleiche Polarität hat, ist die Spannungsdifferenz über dem Schalter beim Einschalten sehr klein (siehe Fig. 3).

- Das erfindungsgemäss gesteuerte Wiedereinschalten kann beispielsweise mit einem Mikrorechner mit programmierter Suchschleife durchgeführt werden. Der Index m wird hierbei bei jedem Durchlaufen der Schleife um 1 erhöht und bei jedem Durchlauf wird die Wiedereinschaltbedingung abgefragt. Wird $(mT_S + \Delta T) \gg nT_L$ ohne dass die Wiedereinschaltbedingung erfüllt ist, so wird n um eins erhöht und die m -Schleife wieder durchlaufen bis die Wiedereinschaltbedingung erfüllt ist.

- Die mechanische Eigenzeit des Leistungsschalters berücksichtigende Bedingung kann bereits durch die Anfangsbedingung erfüllt sein. Statt mit $n = 1$ wird mit $n = n_{\text{min}}$ begonnen, wobei n_{min} die kleinste ganze Zahl ist, für die gilt

$$n_{\text{min}} T_L > T_{\text{mech}} + \frac{T_S}{4}.$$

- Die Wiedereinschaltbedingung kann aber auch durch zwei Zähler verwirklicht werden. Ein Zähler zählt um T_S weiter und ist

$$mT_S > nT_L$$

wird im zweiten Zähler um T_L weitergezählt. Der Zählerstand kann kontinuierlich auf die Wiedereinschaltbedingung ab-

gefragt werden. Um den Suchvorgang zu beschleunigen, können T_S und T_L um einen konstanten gemeinsamen Faktor verkleinert werden. Damit können die Perioden schneller weitergezählt werden.

- 5 In den Figuren 4 und 5 ist eine das erfindungsgemässe Verfahren ausführende Schaltungsanordnung in detaillierter Form angegeben. Hierbei sind in der Fig. 4 eine die Perio-
dendauern T_L und T_S von Leitungsspannung und Speisespan-
nung sowie die Zeit ΔT ermittelnde Messschaltung und
10 in Fig. 5 ein der Messschaltung nachgeschaltetes in Ana-
logtechnik ausgeführtes Rechenwerk dargestellt, welches
aus den in der Messschaltung ermittelten Grössen unter
Berücksichtigung der Wiedereinschaltbedingung sowie der
Eigenzeiten T_{mech} und T_{el} den Wiedereinschaltzeitpunkt t_c
15 bestimmt.

Bei der in Fig. 4 dargestellten Messschaltung bezeichnen
 F_L und F_S Tiefpassfilter, die jeweils einem Signalwandler
 W_L bzw. W_S vorgeschaltet sind. Der Ausgang des Signal-
wandlers W_L ist einerseits über einen Inverter I_L und
20 eine diesem Inverter nachgeschaltete Diode an einen von
zwei Eingängen eines UND-Gliedes G_{LN} , dessen Ausgang auf
einen steuerbaren Speicher SP_{LN} wirkt, sowie an einen
von zwei Eingängen eines einem Schieberegister SR_L vor-
geschalteten ODER-Gliedes geführt und andererseits über
25 eine weitere Diode an einen von zwei Eingängen eines w i-
teren UND-Gliedes G_{LP} , dessen Ausgang auf einen steuerbaren
Speicher SP_{LP} wirkt sowie an den zweiten Eingang des dem
Schieberegister SR_L vorgeschalteten ODER-Gliedes. Der
Ausgang des Signalwandlers W_S ist einerseits über einen
30 Inverter I_S und eine diesem Inverter nachgeschaltete Diode
an einen von zwei Eingängen eines UND-Gliedes G_{VN} , dessen
Ausgang auf einen steuerbaren Speicher SP_{SN} wirkt, sowie
an einen v n zwei Eingängen eines einem Schieberegister
 SR_S vorgeschalteten ODER-Gliedes geführt und andererseits
35 über eine weitere Diod an einen von zwei Eingängen eines
UND-Gliedes G_{VP} , dessen Ausgang auf einen steuerbaren

SP_{Sp} wirkt, und den anderen Eingang des dem Schieberegister SR_S vorgeschalteten ODER-Gliedes. Zwischen dem dem Schieberegister SR_S vorgeschalteten ODER-Glied und dem Schieberegister SR_S befindet sich ein UND-Glied, auf dessen einen
5 Eingang der Ausgang eines den steuerbaren Speichern SP_{SN} und SP_{Sp} nachgeschalteten ODER-Gliedes wirkt, dessen Ausgang auch auf den Eingang eines steuerbaren Integrators für die Periodendauer T_S geschaltet ist. Die Ausgänge der steuerbaren Speicher SP_{LN} und SP_{LP} sind jeweils an
10 einen von zwei Eingängen eines ODER-Gliedes, dessen Ausgang auf die Eingänge von steuerbaren Integratoren für die Periodendauer T_L, die elektronische Eigenzeit T_{el} und die Zeitspanne ΔT wirkt, geführt. Der Ausgang SP_{LN} ist darüber hinaus auch an einen invertierenden Eingang des
15 UND-Gliedes G_{LP} sowie einen Eingang des UND-Gliedes G_{VN} gelegt, der Ausgang von SP_{LP} zusätzlich an einen invertierenden Eingang des UND-Gliedes G_{LN} und einen Eingang des UND-Gliedes G_{Vp}. Die Ausgänge der Schieberegister SR_L und SR_S wirken auf ein die Abgabe des Startbefehls
20 St für das nachgeschaltete Rechenwerk bedingendes UND-Glied G_{St} sowie die steuerbaren Integratoren für T_L und T_S.

Das Messteil wird erst aktiviert, wenn vom Wiedereinschaltgerät ein Einschaltbefehl EIN abgegeben wird, der nicht bezeichnete Schalttransistoren durchschaltet. Dadurch
25 gelangen die Spannungen E_{L1} und E_{S1}, die von den Messwandlern M_{L1} und M_{S1} kommen, in das Gerät. Die Spannungen werden in den Wandlern W_L und W_S in "Nadelimpulse" umgewandelt, die sehr genau die Spannungs nulldurchgänge angeben. Die Inverter I_L bzw. I_S sorgen dafür, dass auch
30 die negativen Impulse positives Vorzeichen erhalten. Die Dioden sorgen dafür, dass im Kanal für negatives Vorzeichen nur jene Impulse durchkommen, die zum negativen Vorzeichen der Schwingung gehören, und im Kanal für positives Vorzeichen nur jene Impulse, die zum positiven Vorzeichen
35 der Schwingung gehören. Kommt nun ein Impuls der Leitungsspannung mit negativem Vorzeichen durch, so sind beide

Eingänge des UND-Gliedes G_{LN} aktiviert und der Ausgang von G_{LN} ist Eingang des steuerbaren Speichers SP_{LN} und gleichzeitig Steuereingang für den Betriebszustand "Folgen". Der Ausgang des Speichers SP_{LN} ist daher ebenfalls aktiviert und steuert SP_{LN} in den Zustand "Halten", d.h. er bleibt aktiviert. Der invertierende Eingang von G_{LP} steht damit auf Null und hält daher für den Rest der Messung den Ausgang des Speichers SP_{LP} auf Null. Daher bleibt auch ein Eingang von G_{VP} auf Null, so dass G_{VP} blockiert.

5

10 Nun kann ein Integrator für die Messung von T_S über den negativen Kanal der Speisespannung aktiviert werden. Dies erst nach dem ersten Nulldurchgang der Leitungsspannung, denn vorher ist ein Eingang von G_{VN} auf Null. Der erste Nulldurchgang der Leitungsspannung startet die Integratoren

15 für T_L , ΔT und T_{e1} .

Die Impulse der Leitungsspannung takten das Schieberegister SR_L . Ist der erste Wert um 3 Stellen im Schieberegister weitergeschoben worden, so sind 3 Spannungsnulldurchgänge gezählt worden und der Ausgang der 3. Stelle

20 des Schieberegisters wird aktiviert. Damit wird der Integrator für T_L in den Zustand "Halten" gesteuert und an seinem Ausgang steht T_L zur Verfügung.

Sobald auch von der Speisespannung ein negativer Impuls zur Verfügung steht, wird der Ausgang von G_{VN} aktiviert

25 und damit auch der Ausgang des steuerbaren Speichers SP_{SN} . Damit wird der Integrator für T_S gestartet und gleichzeitig der Integrator für ΔT in den Zustand "Halten" gesteuert, womit an seinem Ausgang ΔT zur Verfügung steht. Ebenso wird der Weg zum Schieberegister SR_S freigegeben. Sobald

30 im Schieberegister SR_S der anstehende Wert ebenfalls um 3 Stellen weitergeschoben ist und am 3. Ausgang erscheint, wird der Integrator für T_S in den Zustand "Halten" gesteuert, womit an seinem Ausgang T_S ansteht.

Ist die Messung der Periodendauer sowohl der Leitungs- als auch der Speiseschwingung beendet so sind beide Eingänge des UND-Gliedes G_{St} aktiviert und der Befehl St zum Starten des nachgeschalteten Rechenwerkes wird abge-
5 geben.

Das in Fig. 5 dargestellte Rechenwerk weist zwei Impulserzeuger C_L bzw. C_S auf, deren Ausgänge jeweils über Schalttransistoren an einen ersten von zwei Eingängen von UND-Gliedern G_K bzw. G_S gelegt sind.

- 10 Der Ausgang von G_K wirkt auf einen ersten Eingang eines Addierwerk R_L vorgeschalteten ODER-Gliedes T_K . Das Addierwerk R_L enthält ein Schieberegister SR_{LR} mit Speicherfunktion sowie einen Summierer S_L mit einer der Anzahl von Ausgängen des Schieberegisters SR_{LR} entsprechenden
15 Anzahl von Eingängen. Die Ausgänge des Schieberegisters steuern jeweils einen Schalttransistor $A_{L1}, A_{L2}, \dots A_{LN}$, welcher zwischen einem Eingang des Summierers S_L und einem mit dem Signal der Periodendauer T_L beaufschlagten Verzweigungspunkt liegt. Die Ausgänge des Schieberegisters
20 SR_{LR} sind hierbei den Eingängen des Summierers S_L derart zugeordnet, dass bei Aktivierung des Schieberegisters SR_{LR} die Eingänge des Summierers S_L sukzessive angesteuert werden. Der Ausgang des Summierers S_L wirkt einerseits auf einen ersten Eingang eines Vergleichsgliedes V und
25 andererseits auf einen ersten Eingang eines Komparators K_0 , an dessen zweitem Eingang beständig ein die mechanische Eigenzeit des Leistungsschalters A berücksichtigendes Signal $T_{mech} + \frac{T_S}{4}$ anliegt, und dessen Ausgang mit dem zweiten Eingang von G_K verbunden ist.
- 30 Der Ausgang von G_S wirkt auf ein Register R_S . Dieses Register enthält ein Schieberegister SR_{SR} mit Speicherfunktion sowie einen Summierer S_S mit einer der Anzahl von Ausgängen des Schieberegisters SR_{SR} entsprechenden Anzahl von Eingängen. Die Ausgänge des Schieberegisters SR_{SR}

steuern jeweils einen Schalttransistor $A_{S1}, A_{S2}, \dots A_{SM}$, welcher zwischen einem Eingang des Summierers S_S und einem mit dem Signal der Periodendauer T_S beaufschlagten Verzweigungspunkt liegt. Die Ausgänge des Schieberegisters SR_{SR} sind entsprechend den Ausgängen des Schieberegisters SR_{LR} den Eingängen des Summierers S_S zugeordnet. Der Ausgang des Summierers S_S wirkt auf einen ersten Eingang eines dem Vergleichsglied V vorgeschalteten Summierers S_D , dessen zweiter Eingang mit einem die Zeitspanne ΔT enthaltend n Signal beaufschlagt ist, und dessen Ausgang einerseits über einen Schaltthyristor A_S einen ersten Eingang eines Summierers S_V wirkt und andererseits auf einen zweiten Eingang des Vergleichsgliedes V .

Das Vergleichsglied weist einen dritten Eingang auf, an dem ein durch einen Summierer S_A und ein nachgeschaltetes Koeffizientenpotentiometer gebildetes Signal $\frac{T_L - T_S}{2}$ anliegt. Ein erster Ausgang des Vergleichsgliedes V wirkt auf einen ersten Eingang eines ODER-Gliedes T_R sowie den zweiten Eingang von T_K , ein zweiter Ausgang auf einen zweiten Eingang von T_R sowie den zweiten Eingang von G_S , ein dritter Ausgang auf einen Schalter A_{Sp} und ein vierter Ausgang auf ein Schalter A_{SN} . Der Ausgang von T_R wirkt einerseits auf den Schalter A_S und andererseits auf einen Integrator I_A , dessen Ausgang mit einem ersten beiden Eingängen eines Komparators K_A verbunden ist. Der Ausgang des Komparators K_A beaufschlagt über einen Verstärker des Erregerorgan B des Leistungsschalters.

Das Vergleichsglied V weist zwei Summierer S_P und S_M auf. Erste Eingänge dieser Summierer sind mit dem Ausgang des Addierwerks R_L verbunden, wobei am ersten Eingang des Summierers S_P das vom Addierwerk R_L kommende Signal negativ gemacht wird. Zweite Eingänge der Summierer S_P und S_M sind mit dem Ausgang des Summierers S_D verbunden. Hierbei wird das vom zweiten Eingang des Summierers S_M aufgenommene Signal negativ gemacht. Die Ausgänge der Summierer S_P

und S_M wirken auf erste Eingänge zweier Komparatoren K_P und K_M , an deren zweiten Eingängen das Signal $\frac{(T_L - T_S)}{2}$ anliegt, und deren Ausgänge auf die Eingänge von T_R wirken.

Sobald die Messschaltung das Startsignal St erzeugt, schalten bei diesem Rechenwerk die zwischen den Impulsgeneratoren C_L und C_S und den UND-Gliedern G_L und G_K befindliche Schalttransistoren sowie weitere den Summierern S_A und S_D vorgeschaltete Transistoren durch. Das Signal T_L steht nun an den Schalttransistoren A_{L1}, \dots, A_{LN} des Summierers S_L an, das Signal T_S entsprechend an den Schalttransistoren A_{S1}, \dots, A_{SM} des Summierers S_S . Solange keiner dieser Transistoren durchgeschaltet hat, ist der Ausgang des Summierers S_L Null und der Ausgang des Komparators K_D bleibt aktiviert. Bei jedem Impuls aus dem Impulsgenerator C_L wird G_K daher solange aktiviert bleiben, solange das Signal am Ausgang von S_L kleiner $T_{mech} + \frac{T_S}{4}$ ist, d.h. das Schieberegister SR_{LR} wird getaktet und schaltet mit jedem Taktimpuls den jeweils nächsten der Schalttransistor A_{Li} , wobei $i = 1, \dots, N$ durch und legt so an einen neuen Eingang des Summierers S_L das Signal T_L . Sobald der Ausgang des Summierers S_L grösser als $T_{mech} + \frac{T_S}{4}$ ist, geht der Ausgang des Komparators K_D auf Null und damit blockiert G_K . Das Schieberegister SR_{LR} kann vom Impulsgenerator nicht mehr getaktet werden. Am Ausgang des Summierers S_L steht $n_{min} T_L > T_{mech} + \frac{T_S}{4}$. Der invertierende Eingang von G_S ist aktiviert, d.h. G_S blockiert nicht mehr. Am Ausgang des Summierers S_M steht das Signal $(n_{min} \cdot T_L - \Delta T)$ an, welches grösser als das Signal $(T_L - T_S)/2$ ist. Der Ausgang des Komparators K_M ist daher aktiviert und der Ausgang des Komparators K_P blockiert. Das invertierende ODER-Glied T_R ist blockiert.

Bei aktiviertem K_M ist G_S in der Lage jeden Impuls aus dem Impulsgenerator I_S durchzulassen. Ueber das Schieberegister SR_{SR} , das durch diese Impulse getaktet wird,

wird jeweils an einen neuen Eingang des Summierers S_L das Signal T_S gelegt. Am Ausgang von S_S erscheint nun das Signal mT_S . Wird $mT_S + \Delta T > nT_L$, so wird der Ausgang des Summierers S_M negativ und der Ausgang von K_M geht auf Null und blockiert G_S . Ist zudem $(mT_S + \Delta T) - nT_L > (T_L - T_S)/2$, so wird K_P aktiviert. Dadurch wird das zum Summierer S_L gehörige Schieberegister SR_{LR} getaktet und nT_L um T_L erhöht. Am Ausgang von S_L erscheint $(n+1)T_L$. Damit wird der Ausgang von S_M wieder positiv. K_M wird wieder aktiviert und das Schieberegister SR_{SR} für den Summierer S_S kann weiter getaktet werden.

Ist $|(mT_S + \Delta T) - nT_L| \leq (T_L - T_S)/2$, so sind beide Komparatoren K_P und K_M auf Null und T_R wird aktiviert. Eine weitere Taktung der Schieberegister SR_{LR} , SR_{SR} ist nicht mehr möglich. Der von T_R angesteuerte Schalttransistor A_S schaltet den Wert $mT_S + \Delta T$ am Ausgang des Summierers S_D an den Summierer S_V .

T_R steuert einen Integrator für T_{el} in den Zustand "Halten" und startet den Integrator I_A . Am Ausgang des Summierers S_V erscheint der Einschaltzeitpunkt $t'_E = (mT_S + \Delta T) - (T_{mech} + \frac{T_S}{4}) - T_{el}$ oder $t'_E = (mT_S + \Delta T) - T_{mech} + \frac{T_S}{4} - T_{el}$. Sobald diese Zeit vergangen ist (Integrator I_A hat diesen Wert erreicht) wird der Komparator K_A aktiviert und über einen Verstärker wird das Erregerorgan B des Leistungsschalters A angesteuert. Mit dem bei Abgabe des Einschaltbefehls an das Erregerorgan B auftretenden Befehl T_E werden sämtliche Elemente und Speicher zurückgesetzt und das Gerät steht für die nächste Schnellwiedereinschaltung bereit.

P a t e n t a n s p r ü c h e

1. Verfahren zur Ermittlung des Zeitpunktes der Wiederein-
schaltung eines Leistungsschalters (A) auf eine beim
Wiedereinschalten mit einer Speisespannung beaufschlag-
ten Leitung (L), bei dem die Polarität der Speisespannung
5 und die Polarität einer beim zuvor erfolgten Ausschalten
des Leistungsschalters (A) auf der Leitung (L) verblie-
benen Ladung erfasst und bei der Ermittlung des Wieder-
einschaltzeitpunktes berücksichtigt werden, dadurch
gekennzeichnet, dass die Periodendauern T_L und T_S von
10 Leitungs- und Speisespannung und die Zeitverschiebung
 ΔT zwischen aufeinanderfolgenden Nulldurchgängen von
Leitungs- und Speisespannung bei gleichen Polaritäten
dieser Spannungen bestimmt werden, und dass mit den
solchermassen Grössen eine Wiedereinschaltbedingung
15 gemäss dem Algorithmus

$$|nT_L - (\Delta T + mT_S)| \leq (T_L - T_S)/2$$

- durch systematisches Abfragen mit natürlichen Zahlen
m und n überprüft und nach Erfüllung der Wiedereinschalt-
bedingung der Zeitpunkt (t_E) der Wiedereinschaltung
20 ermittelt wird.

2. Verfahren nach Anspruch 1, dadurch gekennzeichnet,
dass bei der Ueberprüfung der Wiedereinschaltbedingung
für eine parallel kompensierte Leitung (L) mit einer
die Periodendauer T_S der Speisespannung übertreffen-
25 den Periodendauer T_L der Leitungsspannung nach Ermittlung
der Nulldurchgänge von Leitungs- und Speisespannung bei
gleichen Polaritäten dieser Spannung zunächst m beginnend
mit eins fortlaufend um eins erhöht und nach jeder

Erhöhung die Wiedereinschaltbedingung abgefragt wird,
und dass bei Erfüllen einer Zusatzbedingung gemäss
dem Algorithmus

$$(mT_S + \Delta T) > nT_L ,$$

- 5 ohne dass die Wiedereinschaltbedingung erfüllt ist,
n um eins erhöht wird und die Wiedereinschaltbedingung
unter Berücksichtigung der Zusatzbedingung durch ent-
sprechendes Abfragen mit jeweils um eins erhöhtem m
überprüft wird.
- 10 3. Verfahren nach Anspruch 2, dadurch gekennzeichnet,
dass die kleinste natürliche Zahl n_{\min} mit der die
Ueberprüfung der Wiedereinschaltbedingung eingeleitet
wird, durch die Bedingung

$$n_{\min} T_L > T_{\text{mech}} + \frac{T_S}{4}$$

- 15 festgelegt ist, wobei T_{mech} die mechanische Eigenzeit
des Leistungsschalters (A) bedeutet.

4. Verfahren nach Anspruch 2, dadurch gekennzeichnet,
dass die kleinste natürliche Zahl n_{\min} , mit der die
Ueberprüfung der Wiedereinschaltbedingung eingeleitet
20 wird, durch die Bedingung

$$n_{\min} T_L > T_{\text{mech}} + \frac{T_S}{4} + T_{\text{el}},$$

festgelegt ist, wobei

T_{mech} die mechanische Eigenzeit des Leistungsschalters (A)
und

- 25 T_{el} die elektronische Eigenzeit des hierbei verwendeten
Wiedereinschaltgerätes (W) bedeuten.

5. Verfahren nach Anspruch 1, dadurch gekennzeichnet,
dass bei der Ueberprüfung der Wiedereinschaltbedingung
für eine parallel kompensierte Leitung (L) mit einer
die Periodendauer der Speisespannung übertreffenden
5 Periodendauer der Leitungsspannung nach Ermittlung
der Nulldurchgänge von Leitungs- und Speisespannung
bei gleicher Polarität dieser Spannungen zunächst m
beginnend mit eins in einem ersten Zähler fortlaufend
um eins erhöht und nach jeder Erhöhung die Wiederein-
10 schaltbedingung abgefragt wird, und dass bei Erfüllen
einer Zusatzbedingung gemäss dem Algorithmus

$$mT_S > nT_L ,$$

- ohne dass die Wiedereinschaltbedingung erfüllt ist,
n in einem zweiten Zähler um eins erhöht wird und die
15 Wiedereinschaltbedingung unter Berücksichtigung der
Zusatzbedingung durch entsprechendes Abfragen mit jeweils
um eins erhöhtem m überprüft wird.

6. Verfahren nach Anspruch 5, dadurch gekennzeichnet,
dass die Periodendauern T_L und T_S von Leitungs- und
20 Speisespannung um einen konstanten beiden Periodendauern
 T_L und T_S gemeinsamen Faktor verkleinert werden.

7. Wiedereinschaltgerät zur Durchführung des Verfahrens
nach Anspruch 1 gekennzeichnet durch eine die Perioden-
dauern (T_L und T_S) sowie die Zeitverschiebung (ΔT)
25 erfassende Messschaltung ein der Messschaltung nachge-
schaltetes Rechenwerk, in welchem die Wiedereinschalt-
bedingung überprüft und der Wiedereinschaltzeitpunkt
(t_E) ermittelt wird.

8. Wiedereinschaltgerät nach Anspruch 7, dadurch gekenn-
30 zeichnet, dass das Rechenwerk ein die Ueberprüfung
der Wiedereinschaltbedingung ausführendes Vergleichs-

- glied (V) mit mindestens drei Eingängen aufweist, von denen ein erster Eingang mit dem Ausgang eines das Signal nT_L bildenden getakteten ersten Addierwerkes (R_L), ein zweiter Eingang mit dem Ausgang eines das Signal mT_S bildenden getakteten zweiten Addierwerkes (R_S) und ein dritter Eingang mit dem Ausgang eines das Signal $(T_L - T_S)/2$ bildenden Summier- und Multiplizierwerkes (Summierer S_A) in Wirkverbindung steht.
- 5
9. Wiedereinschaltgerät nach Anspruch 8, dadurch gekennzeichnet, dass mindestens eines der Addierwerke (R_L , R_S) ein getaktetes Schieberegister (SR_{LR} , SR_{SR}) und einen Summierer (S_L , S_R) enthält, dessen Eingänge jeweils über einen steuerbaren Schalter (z.B. Transistorschalter A_{LN}) stets mit dem gleichen Signal (z.B. T_L) beaufschlagbar sind, und dass jeder dieser Schalter (z.B. A_{LN}) von jeweils einem Ausgang des Schieberegisters (SR_{LR} , SR_{SR}) derart gesteuert wird, dass mit jedem Taktimpuls des Schieberegisters (SR_{LR} , SR_{SR}) dieses Signal (z.B. T_L) an den nächstfolgenden Eingang des Summierers (S_L , S_R) geschaltet wird.
- 10
- 15
- 20
10. Wiedereinschaltgerät nach Anspruch 7, dadurch gekennzeichnet, dass der erste Eingang des Vergleichsgliedes (V) mit einem negativen Eingang eines ersten Summierers (S_P) und einem positiven Eingang eines zweiten Summierers (S_M) und der zweite Eingang des Vergleichsgliedes (V) mit einem positiven Eingang des ersten Summierers (S_P) und einem negativen Eingang des zweiten Summierers (S_M) verbunden sind, und dass der dritte Eingang des Vergleichsgliedes (V) auf negativen Eingängen zweier Komparatoren (K_P und K_M) wirkt, bei denen der positive Eingang eines ersten Komparators (K_P) mit dem Ausgang des ersten Summierers (S_P) und der positive Eingang des zweiten Komparators (K_M) mit dem Ausgang des zweiten Summierers (S_M) verbunden ist, und bei denen der Ausgang
- 25
- 30

- des ersten Komparators (K_M) auf einen Eingang des erst n Addierwerks (R_L) und der Ausgang des zweiten Komparators (K_M) auf einen Eingang des zweiten Addierwerkes (R_S) wirken und beide Ausgänge mit einem den Wiedereinschaltzeitpunkt (t_E) bestimmenden Zeitglied (Integrator I_A , Komparator K_A) und einem die Berechnung des Wiedereinschaltzeitpunktes (t_E) steuernden Schalters (A_S) in Wirkverbindung stehen.
- 5
11. Wiedereinschaltgerät nach einem der Ansprüche 8 bis 10,
- 10 dadurch gekennzeichnet, dass der Ausgang des ersten Addierwerkes (R_L) am Eingang eines weiteren Vergleichsgliedes (Komparator K_0) liegt, welches ein das erste Addierwerk (R_L) blockierendes Signal abgibt, sobald am Ausgang des ersten Addierwerkes (R_L) ein Signal nT_L
- 15 erscheint, das grösser als das Signal $T_{\text{mech}} + T_S/4$ ist, wobei T_{mech} die mechanische Eigenzeit des Leistungsschalters (A) bedeutet.

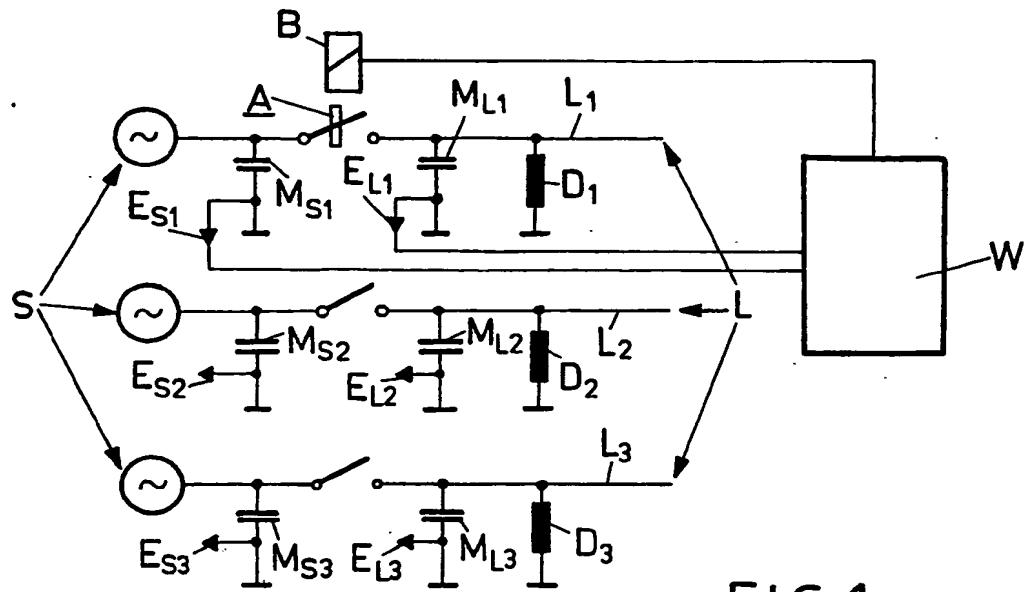


FIG.1

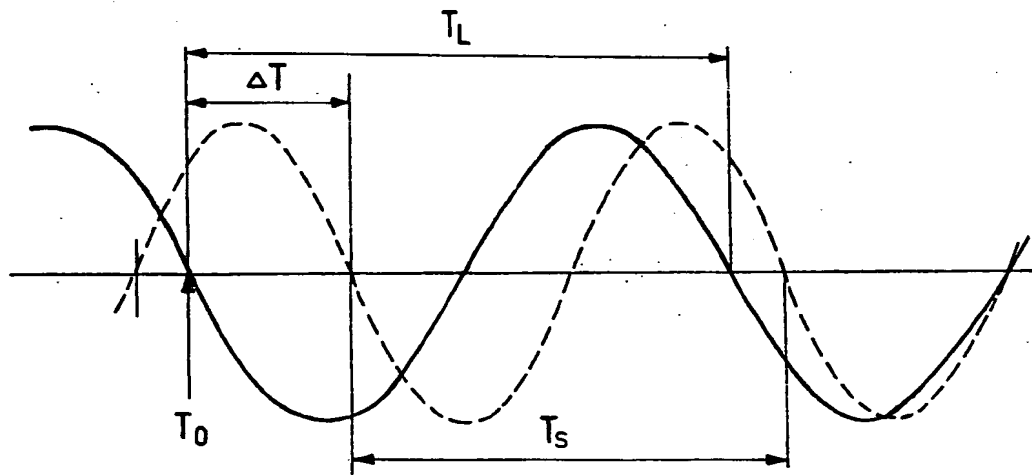


FIG.2

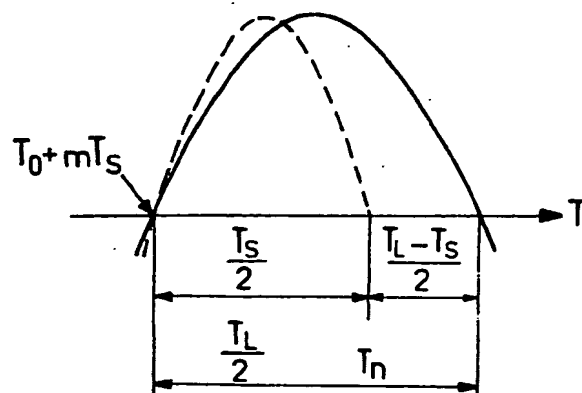


FIG.3

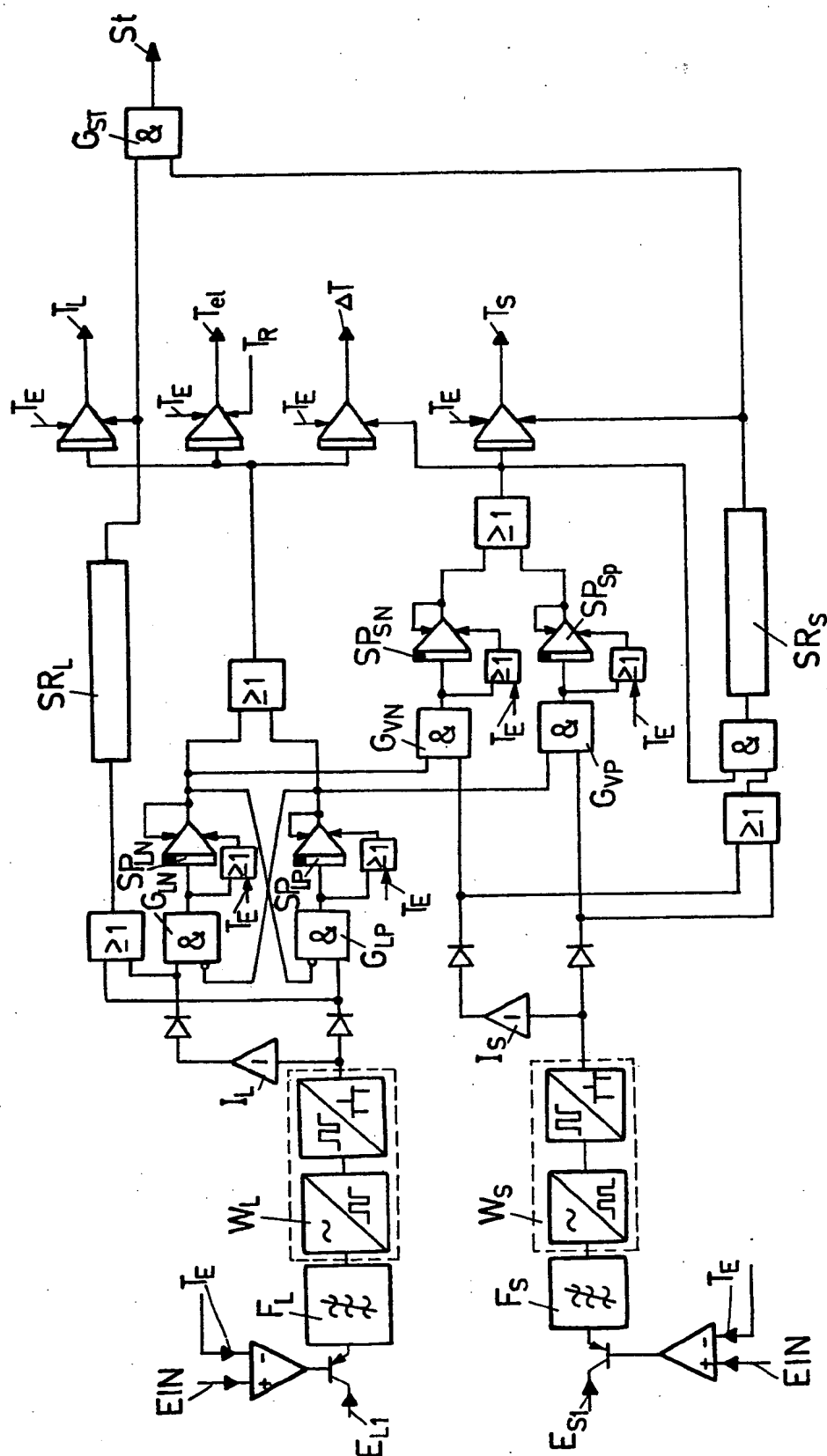
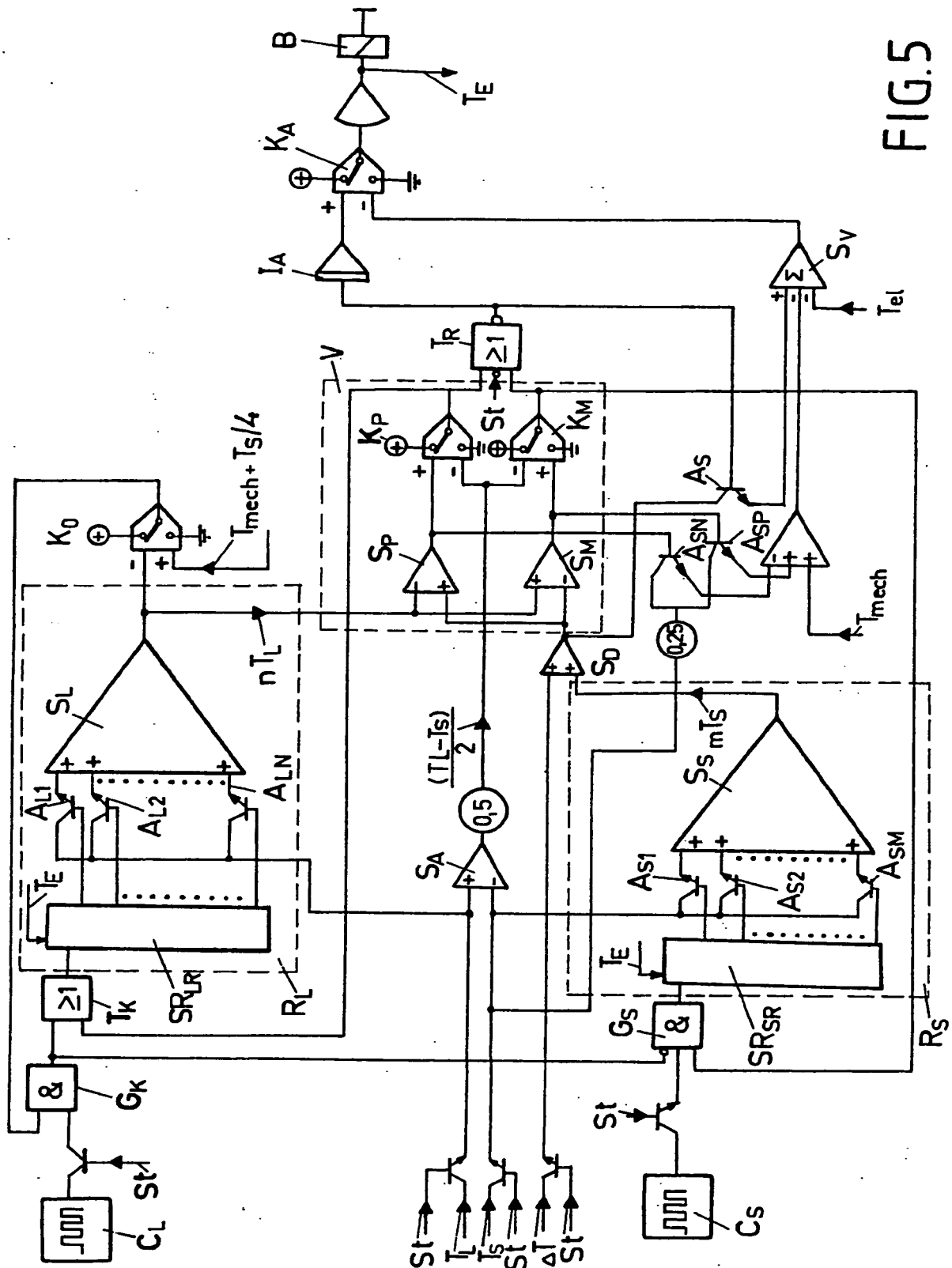


FIG. 4





Europäisches
Patentamt

EUROPÄISCHER RECHERCHENBERICHT

0152739
Nummer der Anmeldung

EP 85 10 0110

EINSCHLÄGIGE DOKUMENTE			
Kategorie	Kennzeichnung des Dokuments mit Angabe, soweit erforderlich, der maßgeblichen Teile	Betrifft Anspruch	KLASSIFIKATION DER ANMELDUNG (Int. Cl. 4)
A	DE-A-2 502 377 (ELEKTROTECHNISCH HANDELS- EN INSTALLATIEBUREAU HERMAN G. EEKELS B.V.) * Ansprüche 1-5; Figuren 1,2 *	1	H 02 J 3/42 H 02 H 3/06
A	--- US-A-3 599 007 (W.H. MARTIN) * Ansprüche 1-4; Zusammenfassung *	1	
A	--- BROWN BOVERI REVIEW, Band 68, Nr. 2, Februar 1981, Seiten 79-86, Baden, CH; W. KOLBE u.a.: "New devices for autoreclosure and their applications" * Figur 6; Seite 79, rechte Spalte, Zeilen 22-26; Seite 84, rechte Spalte, Zeilen 11-13 *	1	
			RECHERCHIERTE SACHGEBIETE (Int. Cl. 4)
			H 02 J H 02 H
Der vorliegende Recherchenbericht wurde für alle Patentansprüche erstellt.			
Recherchenort DEN HAAG		Abschlußdatum der Recherche 09-04-1985	Prüfer KOLBE W.H.
KATEGORIE DER GENANNTEN DOKUMENTEN X : von besonderer Bedeutung allein betrachtet Y : von besonderer Bedeutung in Verbindung mit einer anderen Veröffentlichung derselben Kategori A : technologischer Hintergrund O : nichtschriftliche Offenbarung P : Zwischenliteratur T : der Erfindung zugrunde liegende Theorien oder Grundsätze E : älteres Patentdokument, das jedoch erst am oder nach dem Anmeldedatum veröffentlicht worden ist D : in der Anmeldung angeführtes Dokument L : aus andern Gründen angeführtes Dokument & : Mitglied der gleichen Patentfamilie, überein- stimmendes Dokument			